

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 2 5 日
Date of Application:

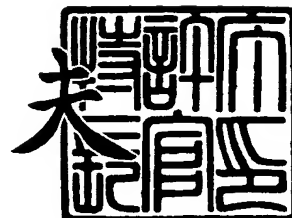
出 願 番 号 特 願 2 0 0 2 - 3 1 1 5 5 8
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 1 1 5 5 8]

出 願 人 奇 美 電 子 股 ▲ ふ ん ▼ 有 限 公 司
Applicant(s):

2 0 0 4 年 2 月 2 4 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 PIDA-14187

【提出日】 平成14年10月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/786
G02F 1/1368

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 インターナシ
ョナル ディスプレイ テクノロジー株式会社内

【氏名】 辻村 隆俊

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 インターナシ
ョナル ディスプレイ テクノロジー株式会社内

【氏名】 徳田 知也

【特許出願人】

【識別番号】 301075190

【氏名又は名称】 インターナショナル ディスプレイ テクノロジー株式
会社

【代理人】

【識別番号】 100089118

【弁理士】

【氏名又は名称】 酒井 宏明

【手数料の表示】

【予納台帳番号】 036711

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0117195

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 微結晶薄膜の成膜方法、薄膜トランジスタの製造方法、薄膜トランジスタおよび薄膜トランジスタを用いた画像表示装置

【特許請求の範囲】

【請求項 1】 気相中で複数結合した場合にポリマーを形成する元素を含む第 1 原料気体を活性化して、成膜対象上に前記元素を主成分とする微結晶構造を成膜する微結晶薄膜の成膜方法であって、

前記第 1 原料気体を供給する原料供給工程と、

前記第 1 原料気体の供給を停止し、気相中の結合を抑制しつつ活性化された前記第 1 原料気体を成膜対象上に堆積させる原料堆積工程と、

を交互に繰り返すことを特徴とする微結晶薄膜の成膜方法。

【請求項 2】 前記原料供給工程および前記原料堆積工程において、気相中で互いに結合した場合にポリマーを形成しない第 2 原料気体を供給することを特徴とする請求項 1 に記載の微結晶薄膜の成膜方法。

【請求項 3】 前記第 2 原料気体は、前記原料供給工程および前記原料堆積工程を通じて一定流量供給されることを特徴とする請求項 2 に記載の微結晶薄膜の成膜方法。

【請求項 4】 前記原料供給工程において、前記第 1 原料気体と前記第 2 原料気体との流量比 r は、前記第 1 原料気体と前記第 2 原料気体に照射される電界強度密度 P (mW/cm^2) を用いた以下の不等式

$$r \geq -(7/12) \times P + 72.5$$

を満たすことを特徴とする請求項 2 または 3 に記載の微結晶薄膜の成膜方法。

【請求項 5】 前記原料供給工程に要する時間は 2 秒以下であって、前記原料堆積工程に要する時間は、前記原料供給工程よりも長いことを特徴とする請求項 1～4 のいずれか一つに記載の微結晶薄膜の成膜方法。

【請求項 6】 前記第 1 原料気体は SiH_4 を含み、前記第 2 原料気体は H_2 を含むことを特徴とする請求項 2～5 のいずれか一つに記載の微結晶薄膜の成膜方法。

【請求項 7】 前記第 1 原料気体に含まれる SiH_4 は、活性化の際に Si

H₂に分解されることを特徴とする請求項 6 に記載の微結晶薄膜の成膜方法。

【請求項 8】 基板上にゲート電極を形成するゲート電極形成工程と、
前記基板および前記ゲート電極上に絶縁層を成膜する絶縁層成膜工程と、
該絶縁層上に請求項 1～7 のいずれか一つに記載の成膜方法を用いてチャンネル層の少なくとも一部を成膜する工程を含むチャンネル層成膜工程と、
該チャンネル層上にソース／ドレイン電極を形成するソース／ドレイン電極形成工程と、

を含むことを特徴とする薄膜トランジスタの製造方法。

【請求項 9】 前記チャンネル層成膜工程において、成膜されるチャンネル層のうち、少なくとも前記絶縁層との界面から層方向に 1 nm 離隔する領域まで請求項 1～7 のいずれか一つに記載の微結晶薄膜の成膜方法によって形成することを特徴とする請求項 8 に記載の薄膜トランジスタの製造方法。

【請求項 10】 請求項 8 または 9 に記載の薄膜トランジスタの製造方法を用いて製造したことを特徴とする薄膜トランジスタ。

【請求項 11】 表示画素に対応して配置された画素電極と、
画素電極に対応して配置され、請求項 10 に記載の薄膜トランジスタを含むスイッチング素子と、

該スイッチング素子を介して前記画素電極に表示信号を供給する信号線と、
前記スイッチング素子の駆動状態を制御する走査信号を供給する走査線と、
を有するアレイ基板を備えたことを特徴とする画像表示装置。

【請求項 12】 前記スイッチング素子は、複数の薄膜トランジスタによって形成され、請求項 10 に記載の薄膜トランジスタを 1 以上含むことを特徴とする請求項 11 に記載の画像表示装置。

【請求項 13】 表示信号を供給するための信号線と、
走査信号を供給するための走査線と、
所定の信号線から表示信号が供給される第 1 画素電極および第 2 画素電極と、
前記所定の信号線と前記第 1 画素電極との間に配置され、かつ前記表示信号の供給を制御するゲート電極を備えた第 1 スwitchング素子と、
前記第 1 スwitchング素子の前記ゲート電極と所定の走査線との間に配置され

る第2スイッチング素子と、

前記所定の信号線に接続され、前記第2画素電極への前記表示信号の供給を制御する第3スイッチング素子と、

を有するアレイ基板を備えたことを特徴とする画像表示装置。

【請求項14】 表示画素に対応して配置され、注入電流によって発光状態が制御される発光素子と、

該発光素子に流入する電流値を制御する第1薄膜トランジスタと、

該第1薄膜トランジスタのゲート電位を制御する第2薄膜トランジスタと、

前記第1薄膜トランジスタのゲート電位を保持するコンデンサと、

表示信号を供給する信号線と、

前記第2薄膜トランジスタの駆動状態を制御する走査信号を供給する走査線と

、

前記第1薄膜トランジスタを介して前記発光素子に対して電流を供給する電源線と、

を備え、前記第1薄膜トランジスタと前記第2薄膜トランジスタの少なくとも一方が請求項10に記載の薄膜トランジスタであることを特徴とする画像表示装置。

【請求項15】 前記発光素子は、発光層が有機材料によって形成された有機EL素子であって、前記発光素子は前記第1薄膜トランジスタのソース／ドレイン電極と接続されていることを特徴とする請求項13に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、微結晶薄膜の成膜技術に関し、特に高移動度の微結晶薄膜の成膜方法、薄膜トランジスタの製造方法、薄膜トランジスタおよび薄膜トランジスタを用いた画像表示装置に関するものである。

【0002】

【従来の技術】

従来、例えば液晶を用いた画像表示装置のスイッチング素子として機能する薄

膜トランジスタのチャネル層を形成する半導体層として、シリコン（Si）等を主成分とした薄膜構造が使用されている。かかる薄膜構造の例としては、例えば、結晶性を示さない非晶質のシリコンを用いたものが一般的に使用されている。非晶質シリコン薄膜は、低温プロセスによって比較的容易に形成することが可能であり、製造コストを低減することが可能なためである。しかし、非晶質シリコン薄膜は、移動度が $0.6 \text{ cm}^2/\text{Vs}$ 程度と低いことが問題視されている。

【0003】

液晶を用いた画像表示装置は、スイッチング素子を介して画素に対応して設けられた画素電極に電荷を供給する構造を有する。従って、特に画素数の多い画像表示装置においては、スイッチング速度を向上させるため高移動度のチャネル層を備えた薄膜トランジスタが必要となり、高移動度を実現可能な薄膜構造の開発が行われている。

【0004】

非晶質シリコン薄膜以外の膜構造の一例として、微結晶薄膜を用いた構造が提案されている。かかる微結晶状態のシリコンを成膜するために、プラズマ化学気相成長法（Plasma Chemical Vapor Deposition：以下、「プラズマCVD法」と称する）を用いた成膜方法が知られている。

【0005】

プラズマCVD法は、半導体層の原料気体に対して高周波の電界を印加することによって、原料気体と電子とを衝突させることで原料気体を反応活性なプラズマ状態に変化させた上で基板上に成膜を行う。ここで、従来の成膜方法を用いる際には、原料気体に照射する電界強度密度を所定の値以下に抑制する必要がある。高エネルギーの電界を印加した場合に SiH_4 が分解されて生じる SiH_2 は反応性が非常に高く、基板表面に到達する前に互いに結合してポリマー化するためである。このため、プラズマCVD法を用いる場合には、原料気体の SiH_4 に対して低強度の電界を照射することによって比較的反応性の低い SiH_3 に分解した上で成膜を行っていた。しかし、かかる手法を用いた場合、微結晶薄膜を構成するシリコン原子のダングリングボンドが水素で終端する割合が高いため、高移動度の微結晶薄膜を得ることが困難である。

【0006】

これに対して、プラズマCVD法によって基板上に一度非晶質シリコンを堆積した後、非晶質シリコン薄膜に対して水素イオンまたは水素プラズマを照射することによって微結晶化する成膜方法が知られている。これによれば、 SiH_4 と水素とを混合した原料気体を用いてプラズマCVD法によって基板表面上に非晶質シリコン膜を15nm程度成膜した後、水素のみを導入して水素放電を行う。かかる水素放電を行うことによって、成膜された非晶質シリコン膜は微結晶化されて微結晶シリコン膜に変換される（例えば、特許文献1、特許文献2参照）。

【0007】

【特許文献1】

特許第2762968号明細書

【特許文献2】

特開平8-148690号公報

【0008】

【発明が解決しようとする課題】

しかし、非晶質シリコン膜から微結晶シリコン膜を得る従来の成膜方法には、様々な問題点が存在し、実際には十分な移動度を実現することが困難であることが知られている。以下、従来技術の問題点について説明する。

【0009】

まず、上記の成膜方法では、得られる微結晶シリコン膜の結晶構造が良好でないという問題を有する。上記の成膜方法では、一度成膜した非晶質シリコン膜の結晶構造を微結晶に変換することとしているが、すべての非晶質シリコン膜の結晶構造を変換することは容易ではなく、一定の割合で非晶質シリコン膜が残存する可能性が高い。非晶質シリコン膜は移動度が低いため、非晶質シリコン膜が残存する割合に応じてキャリア移動度が低下することとなる。

【0010】

また、非晶質シリコン膜に含まれるシリコン原子は、そのダングリングボンドが水素によって終端されている。従って、水素放電によって微結晶薄膜を得ることとした場合、シリコン原子のダングリングボンドの一部において水素が解離し

、かかるダングリングボンドが他のシリコン原子と結合することによって微結晶が生成される。従って、シリコン原子同士の結合を増やすためには水素放電の強度を十分取る必要があるが、上記の成膜方法の場合、高強度の水素放電を用いることによって非晶質シリコン膜以外の結晶構造、例えば基板の結晶構造に損傷を与えることとなる。従って、上記の成膜方法を用いた場合には十分な強度の水素放電を行うことができず、多数のダングリングボンドが水素で終端したままとなり、微結晶薄膜の移動度を向上させることが困難である。

【0011】

実際に、本願発明者等が従来の成膜方法を用いて微結晶シリコン膜を成膜してキャリア移動度を測定したところ、 $0.7 \text{ cm}^2/\text{Vs}$ 程度と、非晶質シリコンよりは高い移動度が得られたものの、高解像度の画像表示装置におけるスイッチング素子として用いる薄膜トランジスタの移動度としては未だ不十分であることが明らかにされている。

【0012】

この発明は、上記従来技術の問題点に鑑みてなされたものであって、高移動度の微結晶薄膜の成膜方法、薄膜トランジスタの製造方法、薄膜トランジスタおよび薄膜トランジスタを用いた画像表示装置を提供することを目的とする。

【0013】

【課題を解決するための手段】

上記目的を達成するため、請求項1にかかる微結晶薄膜の成膜方法は、気相中で複数結合した場合にポリマーを形成する元素を含む第1原料気体を活性化して、成膜対象上に前記元素を主成分とする微結晶構造を成膜する微結晶薄膜の成膜方法であって、前記第1原料気体を供給する原料供給工程と、前記第1原料気体の供給を停止し、気相中の結合を抑制しつつ活性化された前記第1原料気体を成膜対象上に堆積させる原料堆積工程とを交互に繰り返すことを特徴とする。

【0014】

この請求項1の発明によれば、成膜される微結晶薄膜の主成分となる元素を含む第1原料気体を供給する原料供給工程と、第1原料気体の供給を停止し、活性化された第1原料気体同士の気相中における結合を抑制しつつ成膜を行う原料堆

積工程とを交互に繰り返すこととしたため、活性化された第1原料気体同士が気相中で遭遇することによってポリマーを形成することを抑制し、成膜対象上に高移動度の微結晶薄膜を成膜することができる。

【0015】

また、請求項2にかかる微結晶薄膜の成膜方法は、上記の発明において、前記原料供給工程および前記原料堆積工程において、気相中で互いに結合した場合にポリマーを形成しない第2原料気体を供給することを特徴とする。

【0016】

また、請求項3にかかる微結晶薄膜の成膜方法は、上記の発明において、前記第2原料気体は、前記原料供給工程および前記原料堆積工程を通じて一定流量供給されることを特徴とする。

【0017】

また、請求項4にかかる微結晶薄膜の成膜方法は、上記の発明において、前記原料供給工程において、前記第1原料気体と前記第2原料気体との流量比 r は、前記第1原料気体と前記第2原料気体に照射される電界強度密度 P (mW/cm^2)を用いた不等式 $r \geq -(7/12) \times P + 72.5$ を満たすことを特徴とする。

【0018】

この請求項4の発明によれば、流量比 r と電界強度密度 P とが $r \geq -(7/12) \times P + 72.5$ の関係を満たすこととしたため、原料供給工程の際に活性化された第1原料気体が気相中でポリマーを形成することをさらに効果的に抑制することができる。

【0019】

また、請求項5にかかる微結晶薄膜の成膜方法は、上記の発明において、前記原料供給工程に要する時間は2秒以下であって、前記原料堆積工程に要する時間は、前記原料供給工程よりも長いことを特徴とする。

【0020】

この請求項5の発明によれば、原料供給工程を2秒以下としたことで、原料供給工程の際に、活性化した第1原料気体がポリマーを形成することをさらに抑制

し、原料堆積工程に要する時間を長期化することで、原料堆積工程終了時において、活性化された第1原料気体の気相中における残存量を低減することができる。

【0021】

また、請求項6にかかる微結晶薄膜の成膜方法は、上記の発明において、前記第1原料気体は SiH_4 を含み、前記第2原料気体は H_2 を含むことを特徴とする。

【0022】

また、請求項7にかかる微結晶薄膜の成膜方法は、上記の発明において、前記第1原料気体に含まれる SiH_4 は、活性化の際に SiH_2 に分解されることを特徴とする。

【0023】

この請求項7の発明によれば、第1原料気体が気相中でポリマーを形成することを抑制できるため、高い反応性を有する SiH_2 を用いることが可能であり、 SiH_2 を用いることによって、移動度が向上した微結晶薄膜を成膜することができる。

【0024】

また、請求項8にかかる薄膜トランジスタの製造方法は、基板上にゲート電極を形成する工程と、前記基板および前記ゲート電極上に絶縁層を成膜する工程と、該絶縁層上に請求項1～7のいずれか一つに記載の成膜方法を用いてチャネル層の少なくとも一部を成膜する工程を含むチャネル層成膜工程と、該チャネル層上にソース電極およびドレイン電極を形成する工程とを含むことを特徴とする。

【0025】

また、請求項9にかかる薄膜トランジスタの製造方法は、上記の発明において、前記チャネル層成膜工程において、成膜されるチャネル層のうち、少なくとも前記絶縁層との界面から層方向に1nm離隔する領域まで請求項1～7のいずれか一つに記載の微結晶薄膜の成膜方法によって形成することを特徴とする。

【0026】

また、請求項10にかかる薄膜トランジスタは、請求項8または9に記載の薄

膜トランジスタの製造方法を用いて製造したことを特徴とする。

【0027】

また、請求項11にかかる画像表示装置は、表示画素に対応して配置された画素電極と、画素電極に対応して配置され、請求項10に記載の薄膜トランジスタを含むスイッチング素子と、該スイッチング素子を介して前記画素電極に表示信号を供給する信号線と、前記スイッチング素子の駆動状態を制御する走査信号を供給する走査線とを有するアレイ基板を備えたことを特徴とする。

【0028】

また、請求項12にかかる画像表示装置は、上記の発明において、前記スイッチング素子は、複数の薄膜トランジスタによって形成され、請求項10に記載の薄膜トランジスタを1以上含むことを特徴とする。

【0029】

また、請求項13にかかる画像表示装置は、表示信号を供給するための信号線と、走査信号を供給するための走査線と、所定の信号線から表示信号が供給される第1画素電極および第2画素電極と、前記所定の信号線と前記第1画素電極との間に配置され、かつ前記表示信号の供給を制御するゲート電極を備えた第1スイッチング素子と、前記第1スイッチング素子の前記ゲート電極と所定の走査線との間に配置される第2のスイッチング素子と、前記所定の信号線に接続され、前記第2画素電極への前記表示信号の供給を制御する第3スイッチング素子とを有するアレイ基板を備えたことを特徴とする。

【0030】

また、請求項14にかかる画像表示装置は、上記の発明において、表示画素に対応して配置され、注入電流によって発光状態が制御される発光素子と、該発光素子に流入する電流値を制御する第1薄膜トランジスタと、該第1薄膜トランジスタのゲート電位を制御する第2薄膜トランジスタと、前記第1薄膜トランジスタのゲート電位を保持するコンデンサと、表示信号を供給する信号線と、前記第2薄膜トランジスタの駆動状態を制御する走査信号を供給する走査線と、前記第1薄膜トランジスタを介して前記発光素子に対して電流を供給する電源線とを備え、前記第1薄膜トランジスタと前記第2薄膜トランジスタの少なくとも一方が

請求項 10 に記載の薄膜トランジスタであることを特徴とする。

【0031】

また、請求項 15 にかかる画像表示装置は、上記の発明において、前記発光素子は、発光層が有機材料によって形成された有機 EL 素子であって、前記発光素子は前記第 1 薄膜トランジスタのソース／ドレイン電極と接続されていることを特徴とする。

【0032】

【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態である微結晶薄膜の成膜方法、薄膜トランジスタの製造方法および画像表示装置について説明する。図面の記載において、同一または類似部分には同一あるいは類似の符号、名称を付している。なお、図面は模式的なものであり、現実のものとは異なることに留意が必要である。また、図面の相互間においても、互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。また、薄膜トランジスタを構成する電極について、ソース電極とドレイン電極を区別する必要性に乏しいことから、以下では、ゲート電極を除いた 2 つの電極を共にソース／ドレイン電極と称する。

【0033】

(実施の形態 1)

まず、この発明の実施の形態 1 について説明する。実施の形態 1 にかかる微結晶薄膜の成膜方法は、気相中で結合した場合に多数の原子が重合することによってポリマーを形成する元素を含有する第 1 原料気体と、気相中でポリマーを形成することのない第 2 原料とを用いてプラズマ CVD 法によって微結晶を成膜する方法に関するものである。具体的には、実施の形態 1 にかかる微結晶薄膜の成膜方法は、第 1 原料気体および第 2 原料気体を供給する原料供給工程と、上記の第 1 原料気体の供給を停止して第 2 原料気体のみを供給し、原料供給工程において供給された原料を基板上に成膜させる原料堆積工程とを含み、これらの工程を交互に繰り返すことによって高品質の微結晶薄膜を成膜する。なお、以下においては、微結晶薄膜の主成分となる元素としてシリコンを想定し、第 1 原料気体として SiH_4 を使用し、第 2 原料気体として H_2 を使用した場合を例として実施の形

態 1 にかかる微結晶薄膜の成膜方法について説明する。

【0034】

図 1 は、実施の形態 1 にかかる微結晶薄膜の成膜方法における SiH_4 の供給量と H_2 の供給量の時間変化を示すタイミングチャートである。図 1 において、実線で示すタイミングチャートは SiH_4 の供給量について示し、破線で示すタイミングチャートは H_2 の供給量について示す。図 1 に示すように、本実施の形態 1 にかかる微結晶薄膜の成膜方法では、 SiH_4 の供給量はいわゆるパルス状に変化し、供給が離散的に行われている。図 1 において SiH_4 が供給されている期間が原料供給工程に対応し、 SiH_4 の供給が止められている期間が原料堆積工程に対応する。なお、 H_2 の供給量は、 SiH_4 の供給量の変化に関わらず、原料供給工程および原料堆積工程を通じて一定の値に維持されている。

【0035】

供給する SiH_4 および H_2 の絶対量については特に制限はないが、基板上に形成される薄膜が非晶質化することを防ぐため、原料供給工程における SiH_4 と H_2 との流量比は所定の値に制限される。図 2 は、流量比と成膜される膜質との関係について示すグラフである (A.P.Constant, "Thin Film Transistors based on microcrystalline silicon on polyimide substrate", Mat. Res Soc. Symp. Proc. Vol. 557, p. 683 (1999) 参照)。図 2 に示すグラフは縦軸を流量比とし、横軸を原料気体に対して照射する電界の強度としており、領域 I は、非晶質シリコン膜が成膜される条件を示し、領域 II は、非晶質シリコンと微結晶シリコンとが混在した膜が成膜される条件を示す。一方、領域 III は、微結晶シリコン膜のみが成膜される条件を示し、本実施の形態 1 にかかる微結晶薄膜の成膜方法でも、原料供給工程において、かかる領域 III に属する条件を満たす流量比で SiH_4 および H_2 は供給される。具体的には、図 2 の領域 II と領域 III の境界に基づいて、流量比 r と電界強度密度 P (mW/cm^2) とが

$$r \geq - (7/12) \times P + 72.5$$

を満たすように流量比 r を設定することが好ましい。

【0036】

また、 SiH_4 および H_2 を活性化する際に照射する電界の強度は、 SiH_4 を

SiH_2 に分解するのに十分な強度に設定する。例えば、本実施の形態1にかかる微結晶薄膜の成膜方法においては、原料供給工程および原料堆積工程を通じて電界強度密度を 0.1 W/cm^2 以上とすることが好ましい。なお、その他の成膜条件、例えば微結晶薄膜の成膜を行う成長室内部の気圧や、成膜温度等については従来の成膜方法と同様に設定してよく、これらの値は本実施の形態1にかかる微結晶薄膜の成膜方法において特に限定されない。

【0037】

次に、原料供給工程および原料堆積工程についてそれぞれ詳細に説明する。図3(a)は、原料供給工程における成膜装置内部の状態を説明するための模式図であって、図3(b)は、原料堆積工程における成長室内部の状態を説明するための模式的な図である。

【0038】

まず、図3(a)に示すように、原料供給工程において、図2で示した条件を満たす所定の流量比となるようバルブ4およびバルブ6を制御して、 SiH_4 供給源3と H_2 供給源5から、 SiH_4 と H_2 が成長室1内部に供給される。成長室1内部には所定の強度を有する電界が照射されるため、成長室1内部に供給された SiH_4 は活性化して、反応性の高い SiH_2 に分解される。同様に、 H_2 についても活性化される。

【0039】

そして、図3(b)に示すように、原料堆積工程において、バルブ4を閉じることによって SiH_4 の供給が停止され、 H_2 のみが成長室1内部に供給される。図3(b)に示す状態では、図3(a)に示す原料供給工程で得られた SiH_2 が基板2の表面に多数吸着して、 Si 原子同士が結合し、微結晶が生成される。ここで、基板2の表面に吸着する前に SiH_2 同士が遭遇した場合、 SiH_2 の高い反応性に起因して Si 結合が多数生成され、かかる結合が連鎖的に生じることによって気相中でポリマーが発生する。発生したポリマーが基板2の表面に付着した場合には膜質が悪化し、移動度が低下することとなりと共に、基板2の表面以外に付着した場合にも、成長室内部が汚染されることとなり好ましくない。

【0040】

しかし、本実施の形態 1 にかかる微結晶薄膜の成膜方法では、図 3 (b) に示す原料堆積工程において、新たに SiH_4 を供給することなく成膜を行うこととしたため、基板表面に吸着される前に SiH_2 同士が遭遇する確率を低減することが可能となる。すなわち、本実施の形態 1 においては一度原料供給工程で所定量の SiH_4 が供給された後一定期間 SiH_4 の供給を停止しているため、気相中の SiH_2 または SiH_4 が増加することがない。そのため、気相中で SiH_2 同士が遭遇する確率を低減することができ、 Si 原子同士の結合が抑制されることによって SiH_2 のポリマーの発生が防止される。従って、 SiH_2 は活性化された状態を保ったまま基板 2 の表面に吸着され、シリコンを主成分とした微結晶薄膜が成膜される。

【0041】

ここで、原料供給工程に要する時間は 2 秒以内とし、原料堆積工程に要する時間は、少なくとも原料供給工程に要する時間よりも長いこととする。原料供給工程に要する時間を 2 秒以下とすることによって、成長室 1 内部に拡散される SiH_4 の量を抑制して原料供給工程時におけるシリコン原子同士が遭遇する確率を低減し、ポリマーの発生が効果的に抑制できるためである。また、原料堆積工程に要する時間を原料供給工程に要する時間よりも長くすることによって、気相中に残存する SiH_2 の量を 0 もしくは実質的に後の工程に影響を与えない程度にまで低減することが可能となる。

【0042】

そして、再び原料供給工程に移行して、図 3 (a) に示すように、 SiH_4 および H_2 が成長室 1 内部に供給される。本工程の前に供給された SiH_4 については、既に原料堆積工程において大部分が結晶表面に吸着しているため、気相中の残存量は少なく、新たな原料供給工程においても SiH_2 同士が結合することはない。以下、同様にして原料供給工程および原料堆積工程を繰り返すことによって、所望の膜厚を有する微結晶薄膜が成膜される。

【0043】

次に、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いた場合の利点について説明する。まず、本実施の形態 1 を用いて微結晶薄膜の成膜を行った場合、

気相中でシリコン原子が多重重合することによってポリマーが生成されることを抑制できるという利点を有する。

【0044】

上記したように、原料供給工程で所定の流量比で SiH_4 と H_2 を供給すると共に、原料堆積工程において、 SiH_2 が基板表面上に吸着することによって気相中の SiH_2 の量は減少する。一方、 H_2 は原料堆積工程においても供給され続けるため、原料堆積工程時において気相中に存在する粒子全体に対する SiH_2 の割合は急激に減少する。このため、 SiH_2 同士が遭遇する確率はさらに減少し、ポリマーの発生をより効果的に抑制することができ、成膜される微結晶薄膜の膜質をさらに向上させることが可能となる。

【0045】

さらに、本実施の形態 1 にかかる微結晶薄膜の成膜方法では、気相中に存在する SiH_2 の大部分が基板表面に吸着するのに十分な期間だけ原料堆積工程に費やしている。従って、原料堆積工程終了後、再び原料供給工程に移行する際においても気相中には SiH_2 がほとんど残存せず、新たに SiH_4 を供給してもシリコン原子が気相中で多重重合することを抑制することができる。従って、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いることによって、気相中におけるポリマーの発生を抑制しつつ、微結晶薄膜を成膜することが可能となる。

【0046】

また、本実施の形態 1 にかかる微結晶薄膜の成膜方法では、基板表面に吸着される物質が SiH_2 であって、 SiH_4 および SiH_3 と比較して、シリコン原子が非飽和結合を多く有する。従って、 SiH_2 が基板表面に吸着して微結晶を形成する場合、シリコン原子同士が結合する割合が高くなり、高品質の微結晶薄膜を形成することが可能である。すなわち、シリコンを主成分とする微結晶薄膜においてはシリコン原子間の結合が多いほど移動度が向上することから、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いた場合、移動度の高い微結晶薄膜を得ることが可能となる。

【0047】

また、本実施の形態 1 にかかる微結晶薄膜の成膜方法では、基板表面上に直接

微結晶薄膜を成膜するため、特許第 2762968 号明細書等で開示された技術のように成膜後に薄膜構造に対して水素放電を行う必要がない。このことは、薄膜トランジスタのような多層構造からなるデバイスの製造の際に特に利点を有する。すなわち、基板表面に対して水素放電を行った場合には、成膜したシリコン薄膜以外の膜の結晶構造にも影響を与える可能性があるが、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いた場合には、水素放電を行う必要がそもそもないために基板等に影響を与えるおそれがない。従って、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて多層構造を実現した場合、他の層の電気的特性に影響を与えることなく微結晶薄膜を成膜することが可能である。

【0048】

なお、本実施の形態 1 にかかる微結晶薄膜の成膜方法において、 SiH_4 の流量以外のパラメータについては、原料供給工程および原料堆積工程を通じて一定の値に維持することが好ましい。一定の値に維持することで、安定した膜成長が可能となるためである。また、 SiH_4 の流量以外のパラメータについては、従来のプラズマ CVD 法において用いられた値を用いることが可能である。

【0049】

次に、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて薄膜トランジスタを製造する方法について説明する。ここで、成膜される微結晶薄膜は、薄膜トランジスタのチャネル層の少なくとも一部を実施の形態 1 にかかる微結晶薄膜の成膜方法によって形成するものとする。なお、以下においては n チャネルの薄膜トランジスタの製造方法について説明するが、p チャネルの薄膜トランジスタについても同様の手法を用いて製造できるのはもちろんである。以下、図面を適宜参照して薄膜トランジスタの製造方法について説明する。

【0050】

まず、図 4 (a) に示すように、基板 11 上にゲート電極 12 を形成する。ゲート電極を構成する材料は所望のものを用いることが可能であるが、例えば、低抵抗の Al (アルミニウム) を積層した後、Al 表面を保護するために安定な Mo (モリブデン) を積層した構造とすることが好ましい。具体的には、スパッタリング等によって所望の形状のゲート電極 12 を形成している。

【0051】

そして、図4 (b) に示すように、基板11上およびゲート電極12上にゲート絶縁層13を積層する。ゲート絶縁層13を構成する材料については、例えば、 SiN_x 、 SiO_2 を使用することが好ましい。これら以外の材料であっても、良好な絶縁性を示すものであればゲート絶縁層13を構成することが可能である。また、図4 (b) 等では、ゲート絶縁層13は単層構造となっているが、 SiN_x と SiO_2 を順次積層した多層構造としても良い。これらの材料をCVD法、プラズマCVD法等を用いて堆積することによって、ゲート絶縁層13が形成される。

【0052】

その後、図4 (c) に示すように、後の工程によってチャネル層を形成する半導体層14を成膜する。半導体層14は、p型の導電性を有し、例えばシリコンを主成分とする微結晶薄膜14aと非晶質薄膜14bとが順次積層された構造を有する。微結晶薄膜14aは、1nm程度の膜厚を有し、上記した実施の形態1にかかる微結晶薄膜の成膜方法を用いて成膜が行われる。非晶質薄膜14bは、一般的に知られた手法を用いて成膜することができ、例えば、一般的なプラズマCVD法によって成膜することが可能である。なお、p型の導電性を示すために添加される不純物としては、B (ボロン) 等のIII族元素を用いてもよい。しかし、微結晶薄膜14aおよび非晶質薄膜14bは、シリコン原子のダングリングボンドを末端させている水素が不純物として機能するため、新たに不純物を添加することを省略しても良い。

【0053】

そして、図4 (d) に示すように、エッチングストップ層15を形成する。エッチングストップ層15は、後の工程でエッチングによってソース/ドレイン電極を形成する際にチャネル層が浸食されることを防ぐためのものである。エッチングストップ層15は、 SiN_x 等によって構成され、プラズマCVD法、CVD法等によって SiN_x が全体に渡って成膜された後、フォトリソグラフィ法等によって所望の形状に整形される。

【0054】

その後、図5 (a) に示すように、後の工程でソース／ドレイン領域を形成するn⁺半導体層16を成膜する。n⁺半導体層16は、シリコン等を主成分として、高濃度の不純物を含有する半導体層によって形成されており、結晶構造としてはポリシリコン、非晶質シリコン等を用いることが好ましい。n⁺半導体層16に添加する不純物としては、ポリシリコンによって形成する場合にはP (燐)、As (砒素) 等のV族元素を用いることが好ましい。もちろん、n⁺半導体層16として、実施の形態1にかかる微結晶の成膜方法を用いて微結晶薄膜を成膜しても良い。

【0055】

そして、図5 (a) に示すように、n⁺半導体層16上に後の工程でソース／ドレイン電極を形成する導電層17を積層する。導電層17はスパッタリング法等によって積層されるのが一般的だが、CVD法等によって積層することとしても良い。

【0056】

その後、図5 (b) に示すように、フォトリソグラフィ法等を用いてエッチングを行い、チャンネル層18、ソース／ドレイン領域19、20およびソース／ドレイン電極21、22を形成する。具体的には、導電層17上にスピコート法等によってフォトレジストを塗布した後に、フォトリソグラフィ法によって所定の開口部を有するレジストパターンを形成する。かかるレジストパターンをマスクとしてエッチングを行うことで、チャンネル層18、ソース／ドレイン領域19、20およびソース／ドレイン電極21、22が形成される。

【0057】

その後、図5 (c) に示すように、絶縁層23、平坦化層24およびITO層25を成膜する。絶縁層23はソース／ドレイン電極21、22等を保護するためのものであり、平坦化層24は、ソース／ドレイン電極22とITO層25との間に生じる寄生容量を低減するためのものである。ITO層25は、ソース／ドレイン電極21を他の回路素子と接続するためのものである。以上の工程を経ることによって、薄膜トランジスタが形成される。

【0058】

上記した薄膜トランジスタでは、チャネル層 18 は 1 nm 程度の膜厚を有する微結晶薄膜 18 a と、非晶質薄膜 18 b とを順次積層した構造を有する。微結晶薄膜 18 a のみによってチャネル層 18 を構成することとしても良いが、この場合、十分な膜厚のチャネル層 18 を成膜するのに長時間要することとなるため好ましくない。一方、ゲート電極 12 に対して所定の電位を与えた際に誘起されるチャネルは、実際には M I S 界面から 1 nm 程度の範囲にのみ存在することが明らかになっている。従って、チャネル層 18 を微結晶薄膜のみによって形成しなくとも、M I S 界面から 1 nm 程度の範囲において微結晶薄膜 18 a を成膜することによって、移動度の高い薄膜トランジスタを実現することが可能である。

【0059】

本願発明者等は、図 4 (a) ~ 図 4 (d)、図 5 (a) ~ (c) に示した工程によって実際に薄膜トランジスタを製造し、移動度等の電気的特性について調べている。図 6 は、実際に製造した薄膜トランジスタのオン電流（チャネル層を流れる電流）およびオン電流の平方根のゲート電圧依存性を示すグラフである。また、図 7 は、オン電流の平方根の値に基づいて得られた移動度を従来の薄膜トランジスタと比較したグラフである。

【0060】


図 6 において、曲線 1₁ は、実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて製造した薄膜トランジスタのオン電流の測定値を示し、曲線 1₂ は、曲線 1₁ の値を 1/2 乗したものについて示す。

【0061】

かかる曲線 1₂ をゲート電圧 V_g を変数として微分することによって移動度を得ることが可能である。図 7 は、図 6 の曲線 1₂ と同一の曲線 1₃ と、曲線 1₃ の値から導出した移動度のゲート電圧依存性を示す曲線 1₄ とを有する。また、曲線 1₅、1₆ は比較のために示すグラフであって、曲線 1₅ は従来の非晶質シリコン薄膜のみによってチャネル層を形成した薄膜トランジスタのオン電流の平方根の値を示し、曲線 1₆ は、曲線 1₅ から導出された移動度を示す。

【0062】

図 7 に示す曲線 1₄ と曲線 1₆ とを比較すれば明らかなように、従来の移動度が



0. $7 \text{ cm}^2/\text{Vs}$ 以下なのに対して実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて作製した薄膜トランジスタの移動度は 0. $95 \text{ cm}^2/\text{Vs}$ 程度と非常に高い値を有する。従って、本実施の形態 1 にかかる微結晶薄膜の成膜方法を用いることで移動度の高い微結晶薄膜を成膜可能であることが実際の測定結果からも裏付けられるといえる。

【0063】

(実施の形態 2)

次に、実施の形態 2 にかかる画像表示装置について説明する。実施の形態 2 にかかる画像表示装置は、実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて形成した薄膜トランジスタを使用して構成されている。図 8 は、実施の形態 2 にかかる画像表示装置を構成するアレイ基板の主要構成を示す概略図であって、図 9 は、アレイ基板の回路構成を示す図である。なお、実施の形態 2 にかかる画像表示装置について、例えば液晶表示装置とした場合にはアレイ基板に対向して配置される対向基板、アレイ基板および対向基板の間に封入される液晶層および液晶層に対して白色光を入力するバックライト等が必要となるが、本発明に特徴的な部分ではないため、その説明を省略する。以下、図 8 および図 9 を適宜参照して実施の形態 2 にかかる画像表示装置について説明する。

【0064】

図 8 に示すように、アレイ基板は信号線 30 を介して表示領域 31 内に配置される画素電極に表示信号を供給、すなわち電圧を印加するための信号線駆動回路 32 と、走査線 33 を介して画素電極に対応して配置される薄膜トランジスタのオン・オフを制御する操作信号を供給する走査線駆動回路 34 とを備える。

【0065】

表示領域 31 には、図 9 に示すように、信号線 30a を挟んで隣接する画素電極 35a、35b について、第 1 の薄膜トランジスタ 36a、第 2 の薄膜トランジスタ 36b および第 3 の薄膜トランジスタ 36c が配置されている。具体的には、第 1 の薄膜トランジスタ 36a は、一方のソース／ドレイン電極が信号線 30a に接続され、他方のソース／ドレイン電極が画素電極 35a に接続する。また、第 1 の薄膜トランジスタ 36a のゲート電極は第 2 の薄膜トランジスタ 36



b の一方のソース／ドレイン電極に接続している。

【0066】

また、第2の薄膜トランジスタ36bは、一方のソース／ドレイン電極が第1の薄膜トランジスタ36aのゲート電極に接続すると共に、他方のソース／ドレイン電極が走査線33cに接続されている。従って、第1の薄膜トランジスタ36aのゲート電極は、第2の薄膜トランジスタ36bを介して走査線33cに接続されることとなる。また、第2の薄膜トランジスタ36bのゲート電極は走査線33bに接続されている。

【0067】

さらに、第3の薄膜トランジスタ36cは、一方のソース／ドレイン電極が信号線30aに接続され、他方のソース／ドレイン電極が画素電極35bに接続されている。また、第3の薄膜トランジスタ36cのゲート電極は、走査線33bに接続されている。

【0068】

かかる構造を有することにより、例えば第1の薄膜トランジスタ36aをオンするためには、走査線33bおよび走査線33cの双方が選択電位になっている必要がある。そして、双方が選択電位になった時点で信号線30aの電位が画素電極35aに対して供給される構造を有する。同様に、第3の薄膜トランジスタ36cをオンするためには、走査線33bが選択電位になっている必要があり、走査線33bが選択電位になる時点において画素電極35bに対して信号線30aの電位が供給される構造を有する。なお、かかる配線構造は、表示領域31内に存在する他の画素電極および対応して配置される薄膜トランジスタにおいても同様に成立する。

【0069】

次に、本実施の形態2にかかる画像表示装置において、図8および図9に示す構造のアレイ基板の動作について説明する。図10は、走査線から供給される走査信号および信号線から供給される表示信号の時間変化を示すタイミングチャートであり、以下では図9および図10を適宜参照して説明を行う。

【0070】

図 10 では、上から順に信号線 30 a によって供給される表示信号のタイミングチャートの一例 (1)、表示信号のタイミングチャートの他の例 (2)、走査線 33 a、走査線 33 b、走査線 33 c および走査線 33 d のタイミングチャートを示す。なお、ここで表示信号のタイミングチャートについては、極性および階調の変化を含んでいるものとする。表示信号のタイミングチャートを極性の変化として捉えれば、信号線 30 a (1) に従って信号線 30 a の電位が変化する場合には画素電極 35 a の極性と画素電極 35 b の極性は異なり、画素電極 35 a の極性と画素電極 35 c の極性は同一となる。一方、信号線 30 a (2) に従って電位が変化する場合には、画素電極 35 a の極性と画素電極 35 b の極性は同一となり、画素電極 35 a の極性と画素電極 35 c の極性は異なる。

【0071】

また、図 10 において、走査線 33 a ~ 33 d のタイミングチャートは、選択、非選択を示している。具体的には、立ち上がっている部分は当該走査線が選択されていて、そうでない部分は当該走査線が非選択の状態を示している。

【0072】

走査線 33 b と走査線 33 c の両方が選択されてから走査線 33 c が非選択電位になるまでの期間 t_1 には、第 1 の薄膜トランジスタ 36 a ~ 第 3 の薄膜トランジスタ 36 c がオンされる。この期間 t_1 において、信号線 30 a から画素電極 35 a に与えるべき電位 V_{1a} が供給される。これにより画素電極 35 a の電位が決定される。

【0073】

そして、走査線 33 c が非選択電位になった後に、信号線 30 a から供給される電位が V_{1b} に変化し、かかる電位が画素電極 35 b に与えられることで画素電極 35 b の電位が決定される。図 10 に示すように、走査線 33 c が非選択電位になった後の期間 t_2 において、走査線 33 b を選択電位に維持することで、第 1 の薄膜トランジスタ 36 a がオフされ、かつ薄膜トランジスタ M3 がオンされた状態となる。そのため、画素電極 35 a に対する電位の供給は停止する一方、画素電極 35 b に対しては引き続き信号線 30 a から電位が供給され、画素電極 35 b の電位が決定される。

【0074】

そして、走査線 33b が非選択電位になった後の期間 t_3 に、信号線 30a から供給される電位が V_{1c} に変化し、走査線 33c が再び選択電位になると共に、走査線 33d が選択電位になる。これにより、画素電極 35c、画素電極 35d、および画素電極 35f に対して信号線 30a から電位 V_{1c} が供給され、画素電極 35c の電位が決定される。以下、順次選択電位となる走査線の切り替えおよびこれに対応して信号線 30a の電位を切り替えることによって、信号線 30a を挟んで隣接する画素電極の電位が決定されていく。この後、信号線駆動回路 32 の制御によって表示信号の供給元を信号線 30a から信号線 30b に切り替え、上記と同様に走査線の電位を順次切り替えることで信号線 30b を挟んで隣接する画素電極の電位を決定していく。以上の動作を繰り返すことによって表示領域 31 内に存在する画素電極すべての電位を決定し、TFT アレイ基板上に配設されている、例えば液晶層の電気光学効果によって画像を表示する。

【0075】

本実施の形態 2 にかかる画像表示装置は、単一の画素電極に対して複数の薄膜トランジスタを配置し、単一の信号線を介して複数の列に属する画素電極に対して電位を供給する構造を有する。かかる構造を有することによって、信号線の本数を従来よりも低減することが可能となり、上記の例では従来の $1/2$ にすることが可能となる。信号線の本数の低減に対応して信号線駆動回路を構成する駆動 IC を低減することが可能となり、製造コストが低減される。また、信号線の本数を低減することによってアレイ基板と信号線駆動回路とを接続するための電極パッドの個数を減少できると共に、個々の電極パッドの幅を拡大することが可能となり、電極パッドにおける断線の危険性を低減することができる。

【0076】

一方で、本実施の形態 2 にかかる画像表示装置は、個々の画素電極の電位を決定するために複数の薄膜トランジスタが動作する構成を有することから、個々の画素電極の電位決定に要する時間が薄膜トランジスタの移動度に大きく影響されることとなる。例えば、画素電極 35a を例にすると、画素電極 35a に電位を供給するためには第 1 の薄膜トランジスタ 36a および第 2 の薄膜トランジスタ

36bを駆動する必要がある。すなわち、第2の薄膜トランジスタ36bをオンするためには、第1の薄膜トランジスタ36aをオンした上で、第2の薄膜トランジスタ36bのゲート電極に対してオン電圧に対応した電荷を第1の薄膜トランジスタ36aのチャネル層を介して供給する必要がある。このため、第2の薄膜トランジスタ36bのオン電圧に対応した所定の電荷を供給するために必要な時間は第1の薄膜トランジスタ36aのチャネル層における移動度に依存する。また、画素電極35aの電位は、上記したように第2の薄膜トランジスタ36bのチャネル層を介して供給される電荷によって与えられる。このため、第2の薄膜トランジスタ36bがオンしてから画素電極35aを所定電位に設定するために必要な時間は、第2の薄膜トランジスタ36bのチャネル層における移動度に依存する。従って、走査線を選択してから実際に画素電極の電位を決定するまでには複数の薄膜トランジスタのチャネル層における移動度に起因した時間遅れが生じる。

【0077】

薄膜トランジスタのチャネル層に起因した時間遅れが大きい場合、表示領域に配置する画素数が制限され、高精細もしくは大画面の画像表示装置の実現が困難となる。例えば動画を表示する場合には、すべての画素電極の電位の決定に許容される時間は画素数に関わらず一定であり、画素数が増加するに従って個々の画素電極の電位を決定するのに許容される時間は短くなるためである。すなわち、所定の時間遅れが生じる場合には個々の画素電極の電位を決定するのに許容される時間を大きくする必要があり、その結果として画素数の増加を抑制する必要がある。

【0078】

本実施の形態2にかかる画像表示装置では、画素電極に電位を供給する第1の薄膜トランジスタ36aおよび第2の薄膜トランジスタ36bの少なくとも一方、好ましくは双方について、実施の形態1にかかる微結晶の成膜方法を用いてチャネル層の少なくとも一部を形成することとしている。このため、本実施の形態2にかかる画像表示装置では、個々の画素電極の電位を決定する際に生じる時間遅れを低減することが可能となり、高精細もしくは大画面の画像表示装置を実現

することが可能である。なお、薄膜トランジスタ 36c についても同様に、実施の形態 1 にかかる微結晶の成膜方法を用いてチャンネル層の少なくとも一部を形成することが好ましい。

【0079】

なお、実施の形態 2 においては、薄膜トランジスタのチャンネル層における移動度が特性に大きな影響を与える例として、図 9 に示すように個々の画素電極に対して複数の薄膜トランジスタを配置する構造の画像表示装置について説明している。しかし、実施の形態 1 にかかる微結晶薄膜の成膜方法を利用した薄膜トランジスタの用途が上記構造の画像表示装置に限定されるのではないことはもちろんである。例えば、通常のアクティブマトリックス方式を利用した液晶表示装置や、アレイ基板上に画素電極および共通電極を配置した構造を有する面内応答型（In-Plane Switching）の液晶表示装置においても、程度の差こそあれスイッチング素子として機能する薄膜トランジスタのチャンネル層の移動度に起因した時間遅れが問題となる。また、個々の画素電極に対して複数の薄膜トランジスタを配置する構造として、特開平 6-148680 号公報、特開平 11-2837 号公報、特開平 5-26504 号公報、特開平 5-188395 号公報、特開平 5-303114 号公報等に記載されたものが挙げられ、これらに対して実施の形態 1 に示した薄膜トランジスタを適用することが可能である。すなわち、図 9 に示す構造以外であっても、薄膜トランジスタをスイッチング素子等として使用する画像表示装置であれば、実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて形成した薄膜トランジスタを利用することが好ましい。

【0080】

（実施の形態 3）

次に、実施の形態 3 にかかる画像表示装置について説明する。実施の形態 3 にかかる画像表示装置は、電流駆動の発光素子を備え、発光素子に流す電流を薄膜トランジスタによって制御する構造を有する。図 11 は、実施の形態 3 にかかる画像表示装置における表示領域内の任意の画素に対応した配線構造について示す回路図である。以下、図 11 を適宜参照して本実施の形態 3 にかかる画像表示装置について説明を行う。なお、画素がマトリックス状に配置され、画素に対応し

て複数の信号線および走査線等が配置され、かかる信号線および走査線は信号線駆動回路および走査線駆動回路にそれぞれ接続されている等、全体構造に関しては実施の形態2にかかる画像表示装置のアレイ基板と同様であるため、以下では説明を省略する。

【0081】

本実施の形態3にかかる画像表示装置は、図11に示すように、電流駆動の発光素子として機能する有機EL素子41と、有機EL素子41に注入される電流値を制御するドライバ素子として機能する薄膜トランジスタ42とを備える。また、本実施の形態3にかかる画像表示装置は、薄膜トランジスタ42のオン・オフを制御し、スイッチング素子として機能する薄膜トランジスタ43を備える。ここで、薄膜トランジスタ42、43の少なくとも一方は実施の形態1にかかる微結晶薄膜の成膜方法を用いて形成されたチャンネル層を有する。

【0082】

本実施の形態3にかかる画像表示装置は、具体的には、薄膜トランジスタ42の一方のソース／ドレイン電極は有機EL素子41に接続され、ゲート電極は、薄膜トランジスタ43の一方のソース／ドレイン電極と接続されている。また、薄膜トランジスタ42の他方のソース／ドレイン電極は蓄積容量44に接続され、蓄積容量44は、薄膜トランジスタ43から供給された電荷を蓄積する機能を有する。さらに、薄膜トランジスタ43の一方のソース／ドレイン電極は薄膜トランジスタ42のゲート電極に、他方のソース／ドレイン電極は信号線45に、ゲート電極は走査線46に接続された構造を有する。また、本実施の形態3にかかる画像表示装置は、有機EL素子41に電流を供給するための電源線47を配置した構造を有し、信号線45、走査線46および電源線47はそれぞれ信号線駆動回路48、走査線駆動回路49、電源線駆動回路50に接続されている。

【0083】

次に、本実施の形態3にかかる画像表示装置の動作について図11を参照しつつ説明する。本実施の形態3にかかる画像表示装置は、外部から入力された画像データに従って、選択する画素に対応した信号線45および走査線46に対して所定の電位を与える。走査線46に与えられた電位に基づいて薄膜トランジスタ

43がオンされ、信号線45に与えられた電位に基づいて蓄積容量44に対して電荷が蓄積され、蓄積された電荷量に基づいて薄膜トランジスタ42のゲート電位が決定される。薄膜トランジスタ42は電源線47と電氣的に接続されており、薄膜トランジスタ42のチャネル層に、移動度に対応した電流が流れる。そして、有機EL素子41は薄膜トランジスタ42と直列に接続されて配置されているため、薄膜トランジスタ42の移動度に対応した電流が流れる。

【0084】

本実施の形態3では、実施の形態2と同様に薄膜トランジスタ42、43の少なくとも一方について、実施の形態1にかかる微結晶の成膜方法を用いてチャネル層を形成することとしている。例えば、薄膜トランジスタ43のチャネル層を実施の形態1にかかる微結晶の成膜方法を用いて形成した場合、実施の形態2の場合と同様に高速動作可能なスイッチング素子を備えることとなるため、高精細もしくは大画面の画像表示装置を実現することができる。また、薄膜トランジスタ42のチャネル層を実施の形態1にかかる微結晶の成膜方法を用いて形成した場合、有機EL素子41の輝度を向上させることが可能となる。上記したように、有機EL素子41は薄膜トランジスタ42に接続された状態で配置されるため、有機EL素子41に流入する電流値は薄膜トランジスタ42のチャネル層の移動度に依存することとなるためである。従って、薄膜トランジスタ42のチャネル層を実施の形態1にかかる微結晶の成膜方法を用いて形成した場合、有機EL素子41に対して大電流を流すことが可能となり、電流駆動の有機EL素子41の輝度を向上させることが可能となる。

【0085】

なお、本実施の形態3にかかる画像表示装置は、電流駆動の発光素子を備えたあらゆる構造の画像表示装置に適用可能である。従って、発光素子についても有機EL素子に限定する必要はなく、無機EL素子等を発光素子として用いることが可能である。

【0086】

【発明の効果】

以上説明したように、この発明によれば、成膜される微結晶薄膜の主成分とな

る元素を含む第1原料気体を供給する原料供給工程と、第1原料気体の供給を停止し、活性化された第1原料気体同士の気相中における結合を抑制しつつ成膜を行う原料堆積工程とを交互に繰り返すこととしたため、活性化された第1原料気体同士が気相中で遭遇することによってポリマーを形成することを抑制し、成膜対象上に高移動度の微結晶薄膜を成膜することができるという効果を奏する。

【0087】

また、この発明によれば、流量比 r と電界強度密度 P とが $r \geq -(7/12) \times P + 72.5$ の関係を満たすこととしたため、原料供給工程の際に活性化された第1原料気体が気相中でポリマーを形成することをさらに効果的に抑制することができるという効果を奏する。

【0088】

また、この発明によれば、原料供給工程を2秒以下としたことで、原料供給工程の際に、活性化した第1原料気体がポリマーを形成することをさらに抑制し、原料堆積工程に要する時間を長期化することで、原料堆積工程終了時において、活性化された第1原料気体の気相中における残存量を低減することができるという効果を奏する。

【0089】

また、この発明によれば、第1原料気体が気相中でポリマーを形成することを抑制できるため、高い反応性を有する SiH_2 を用いることが可能であり、 SiH_2 を用いることによって、移動度が向上した微結晶薄膜を成膜できるという効果を奏する。

【0090】

また、この発明によれば、上記方法によって微結晶薄膜を成膜することで高移動度の薄膜トランジスタを製造することが可能という効果を奏し、かつかかる薄膜トランジスタを用いて画像表示装置を形成することで、高精細または／および大画面の画像表示装置を実現できるという効果を奏する。

【図面の簡単な説明】

【図1】

第1原料気体と第2原料気体の流量の時間変化を示すタイミングチャートであ

る。

【図 2】

第 1 原料気体と第 2 原料気体の流量比と電界強度密度との関係を示すグラフである。

【図 3】

(a) は原料供給工程における成長室内部の状態を示す模式図であり、(b) は原料堆積工程における成長室内部の状態を示す模式図である。

【図 4】

(a) ～ (d) は、微結晶薄膜の成膜方法を用いて薄膜トランジスタを製造する方法について説明するための工程図である。

【図 5】

(a) ～ (c) は、微結晶薄膜の成膜方法を用いて薄膜トランジスタを製造する方法について説明するための工程図である。

【図 6】

実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて製造した薄膜トランジスタの電気的特性について示すグラフである。

【図 7】

実施の形態 1 にかかる微結晶薄膜の成膜方法を用いて製造した薄膜トランジスタにおける移動度と、従来の薄膜トランジスタにおける移動度とを比較するためのグラフである。

【図 8】

実施の形態 2 にかかる画像表示装置を構成するアレイ基板の構造を示す模式図である。

【図 9】

アレイ基板上に設けられた回路構造について示す等価回路図である。

【図 10】

実施の形態 2 にかかる画像表示装置の駆動時における信号線等の電位変動を示すタイミングチャートである。

【図 11】

実施の形態 3 にかかる画像表示装置の一部の回路構造について示す等価回路図である。

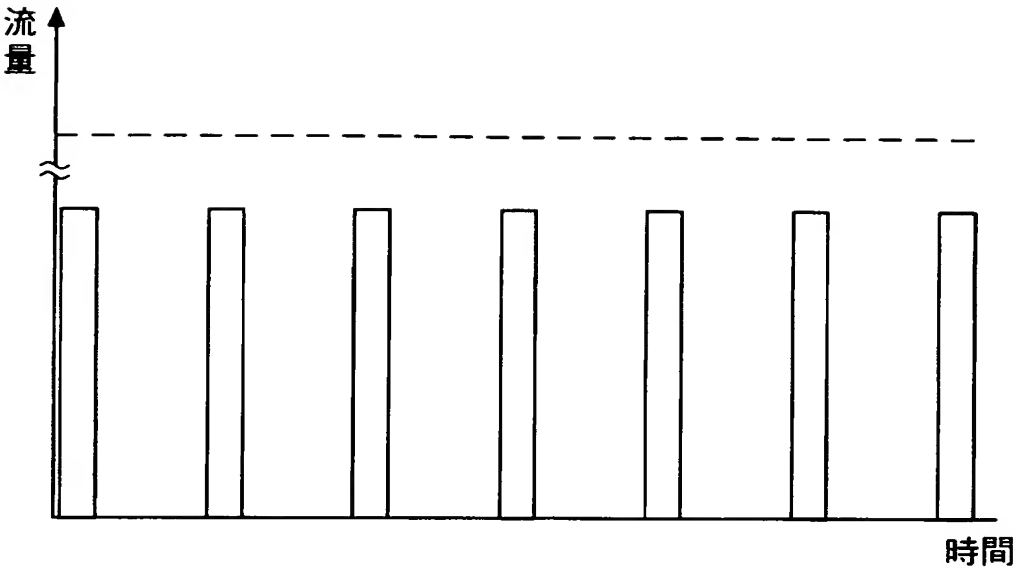
【符号の説明】

- 1 成長室
- 2 基板
- 3 SiH_4 供給源
- 4、6 バルブ
- 5 H_2 供給源
- 11 基板
- 12 ゲート電極
- 13 ゲート絶縁層
- 14 半導体層
- 14a 微結晶薄膜
- 14b 非晶質薄膜
- 15 エッチングストップ層
- 16 n^+ 半導体層
- 17 導電層
- 18 チャネル層
- 18a 微結晶薄膜
- 18b 非晶質薄膜
- 19、20 ソース／ドレイン領域
- 21、22 ソース／ドレイン電極
- 23 絶縁層
- 24 平坦化層
- 25 ITO層
- 30、30a、30b 信号線
- 31 表示領域
- 32 信号線駆動回路
- 33、33a～33d 走査線

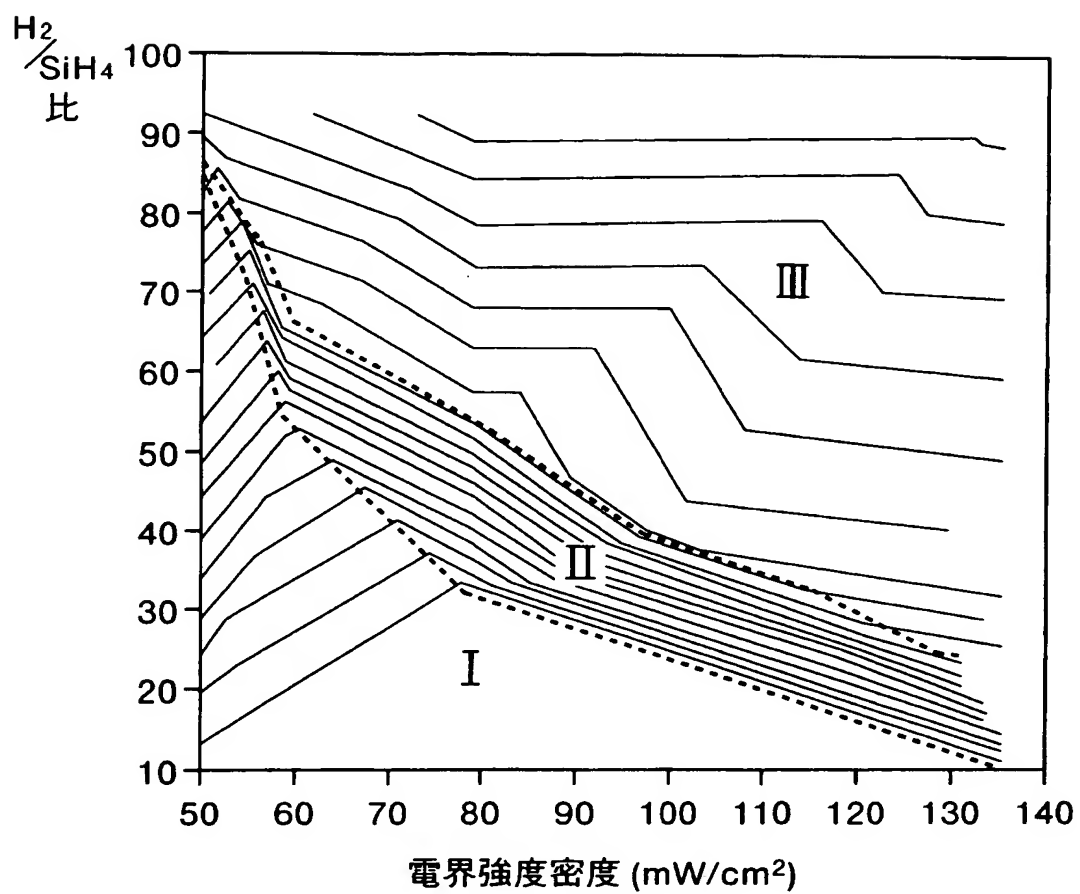
- 3 4 走査線駆動回路
- 3 5 a ~ 3 5 f 画素電極
- 3 6 a 第 1 の薄膜トランジスタ
- 3 6 b 第 2 の薄膜トランジスタ
- 3 6 c 第 3 の薄膜トランジスタ
- 4 1 有機 E L 素子
- 4 2、4 3 薄膜トランジスタ
- 4 4 蓄積容量
- 4 5 信号線
- 4 6 走査線
- 4 7 電源線
- 4 8 信号線駆動回路
- 4 9 走査線駆動回路
- 5 0 電源線駆動回路

【書類名】 図面

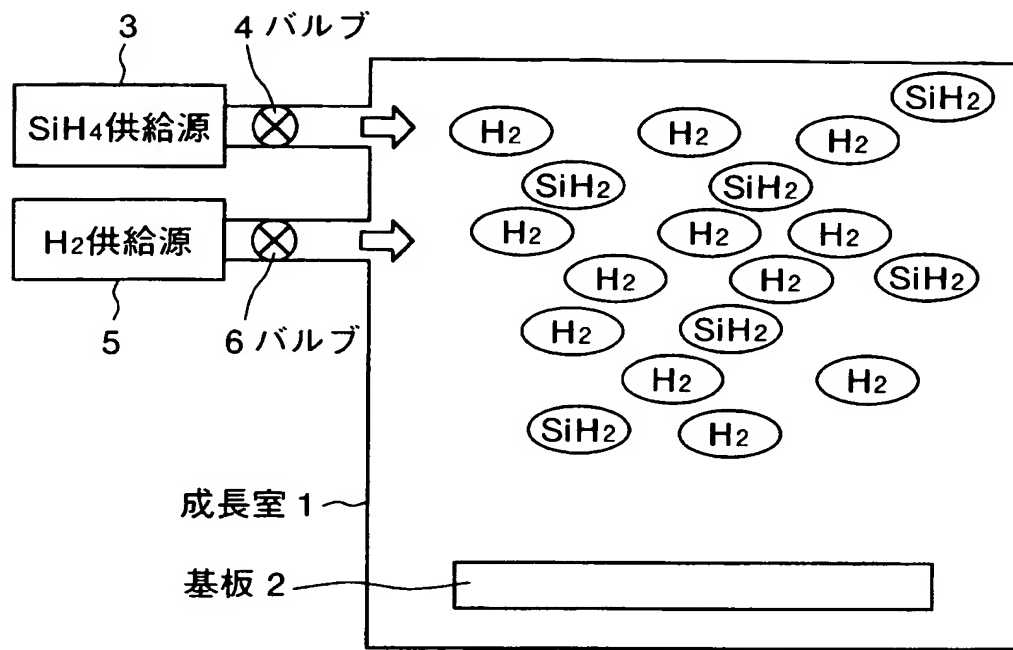
【図 1】



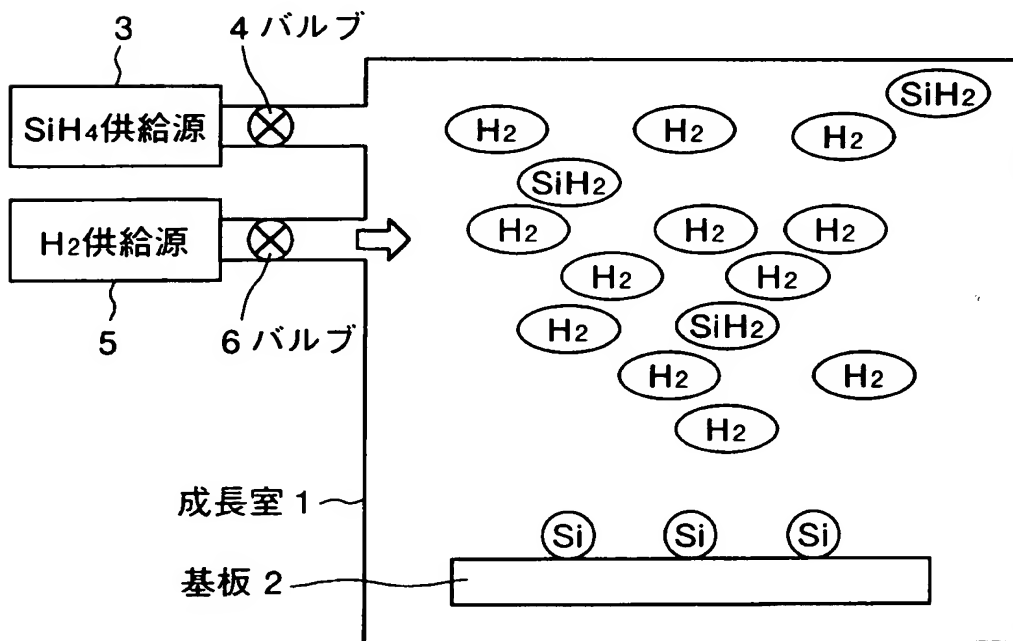
【図 2】



【図 3】

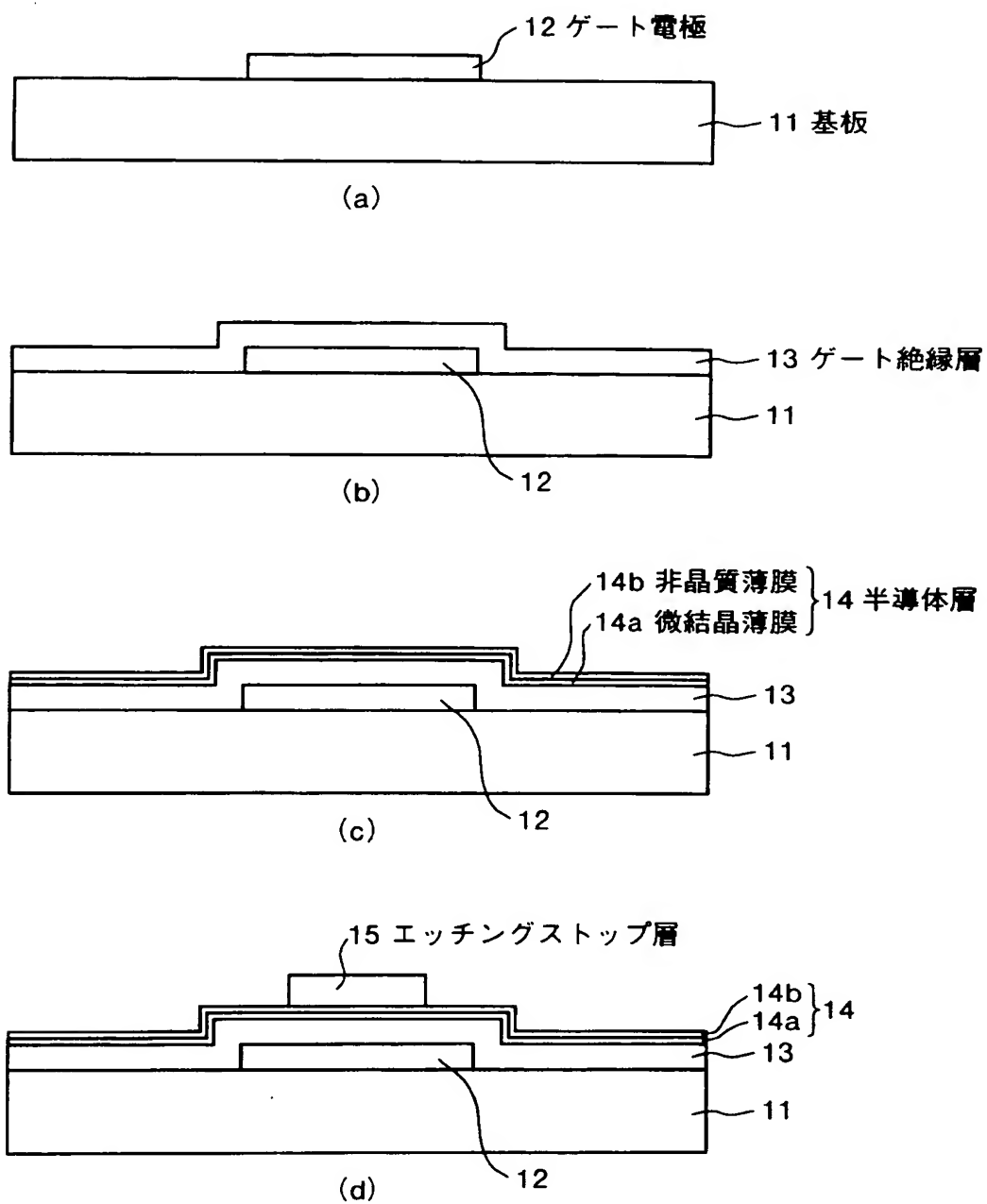


(a)

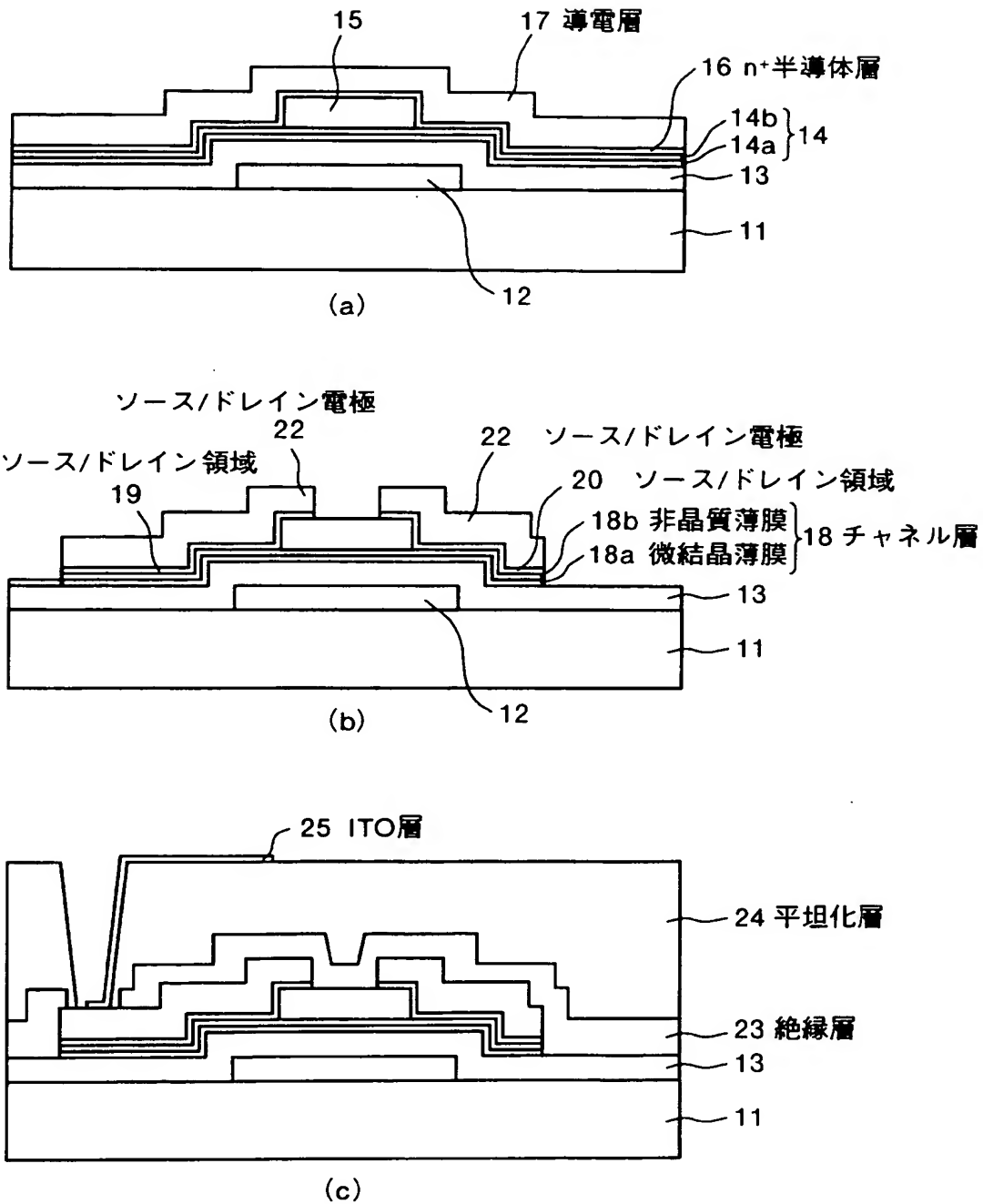


(b)

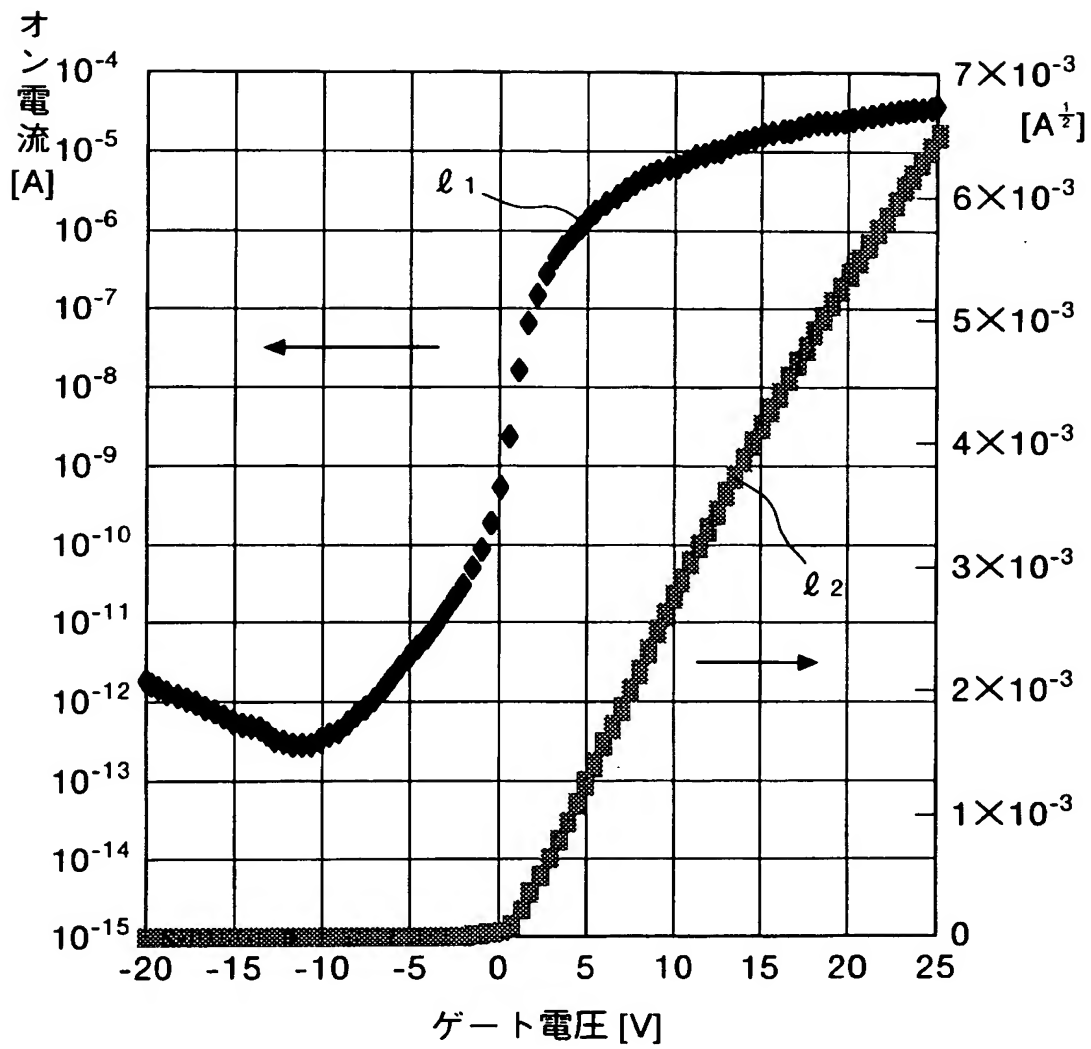
【図 4】



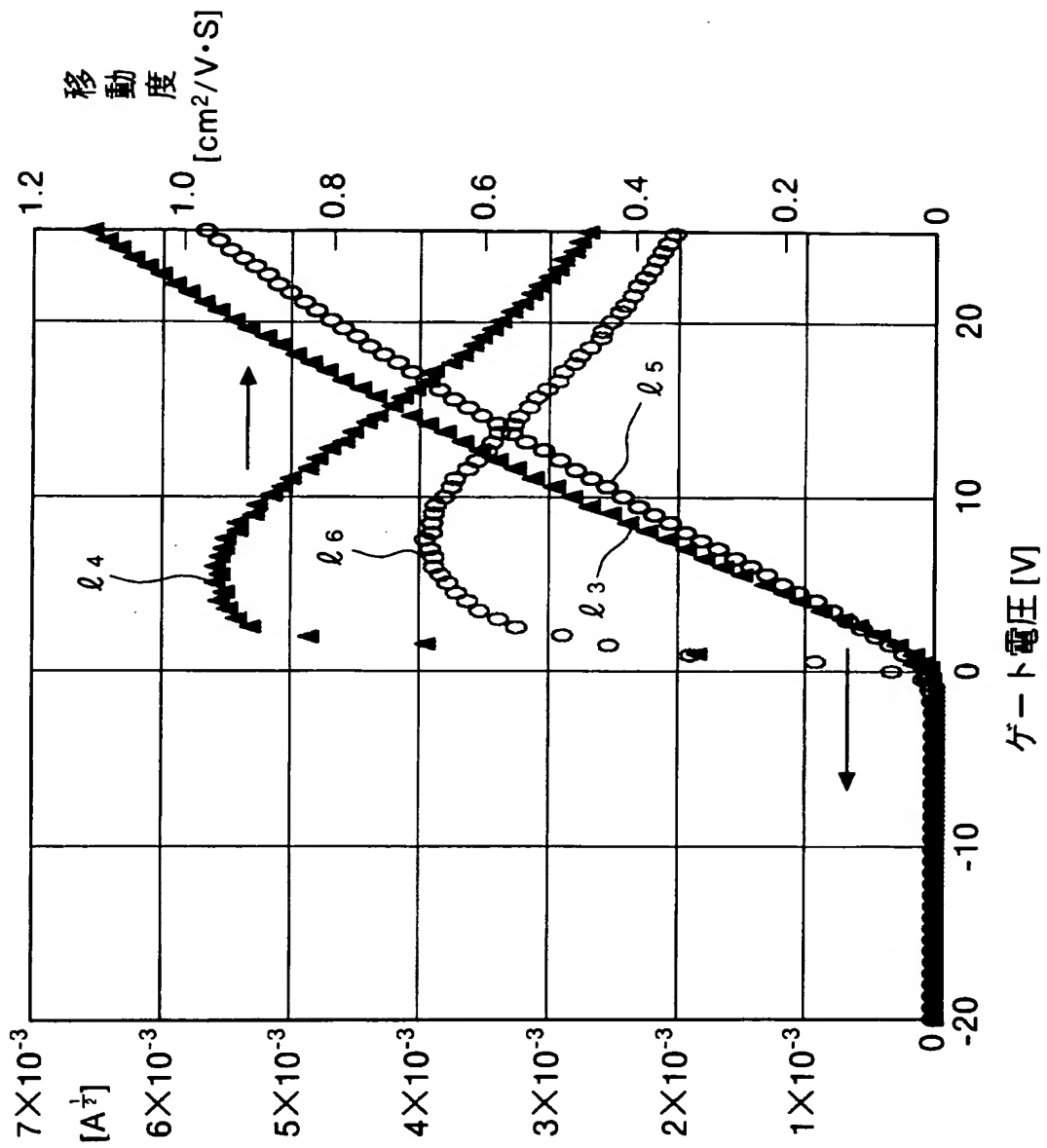
【図 5】



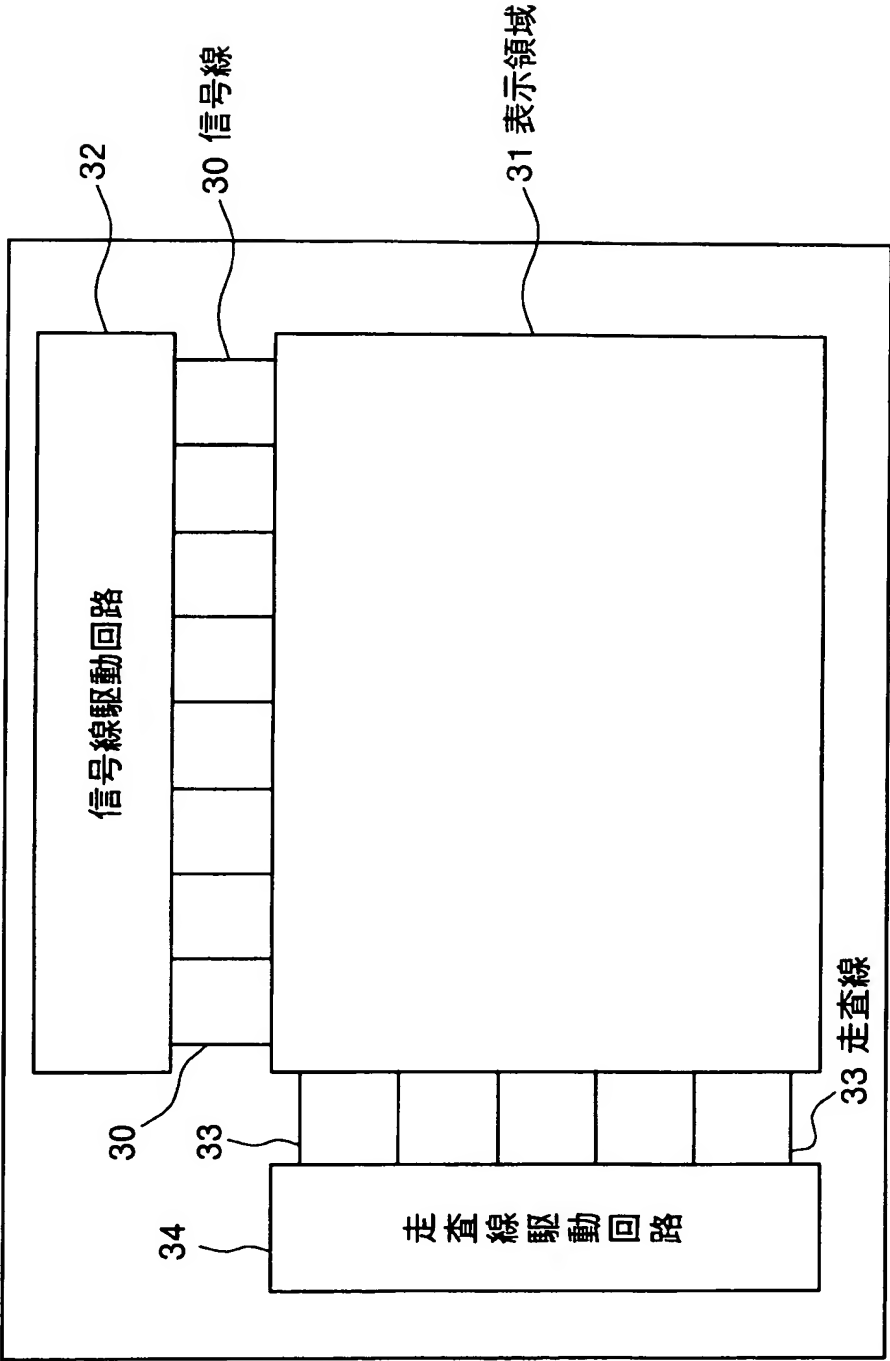
【図 6】



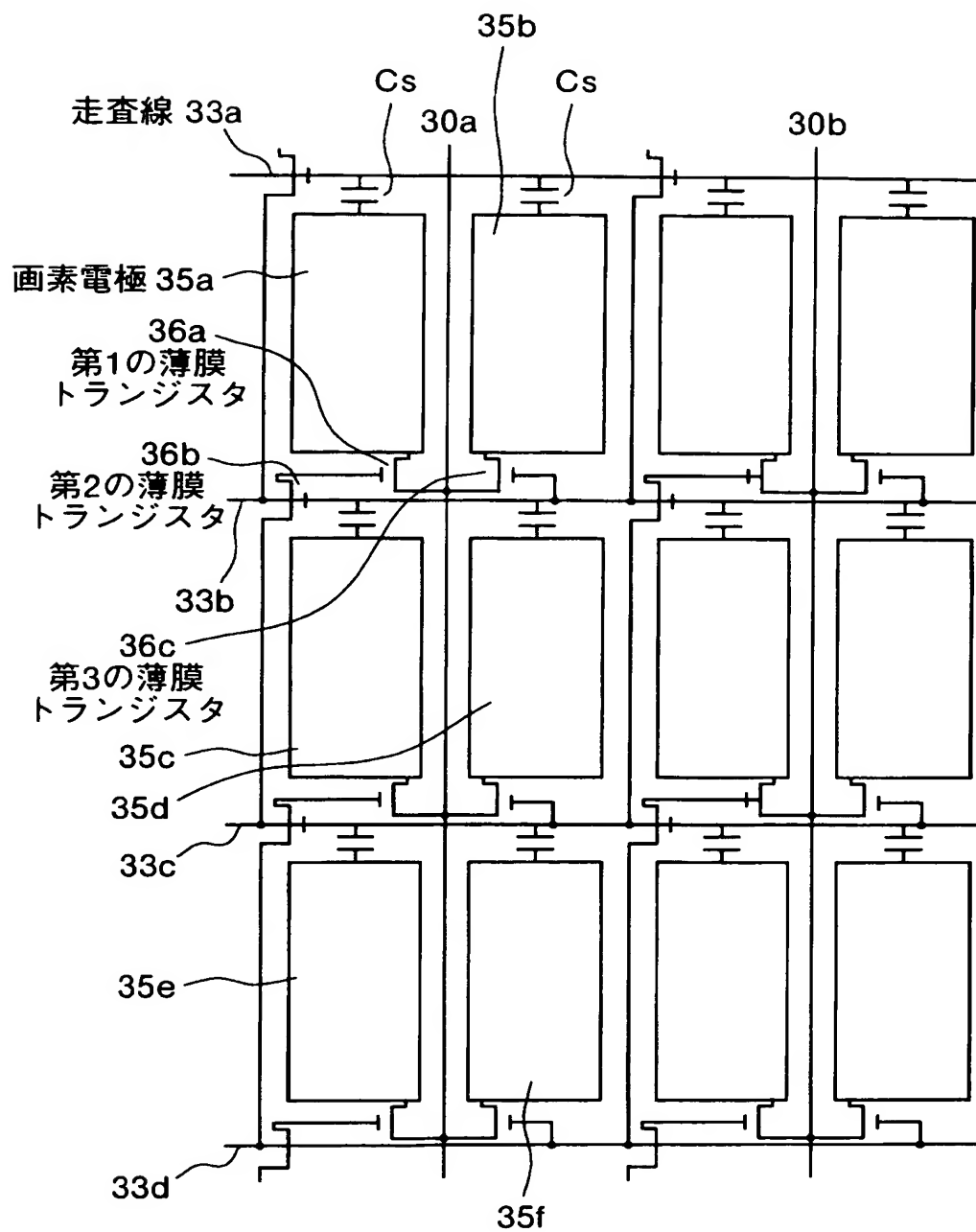
【図7】



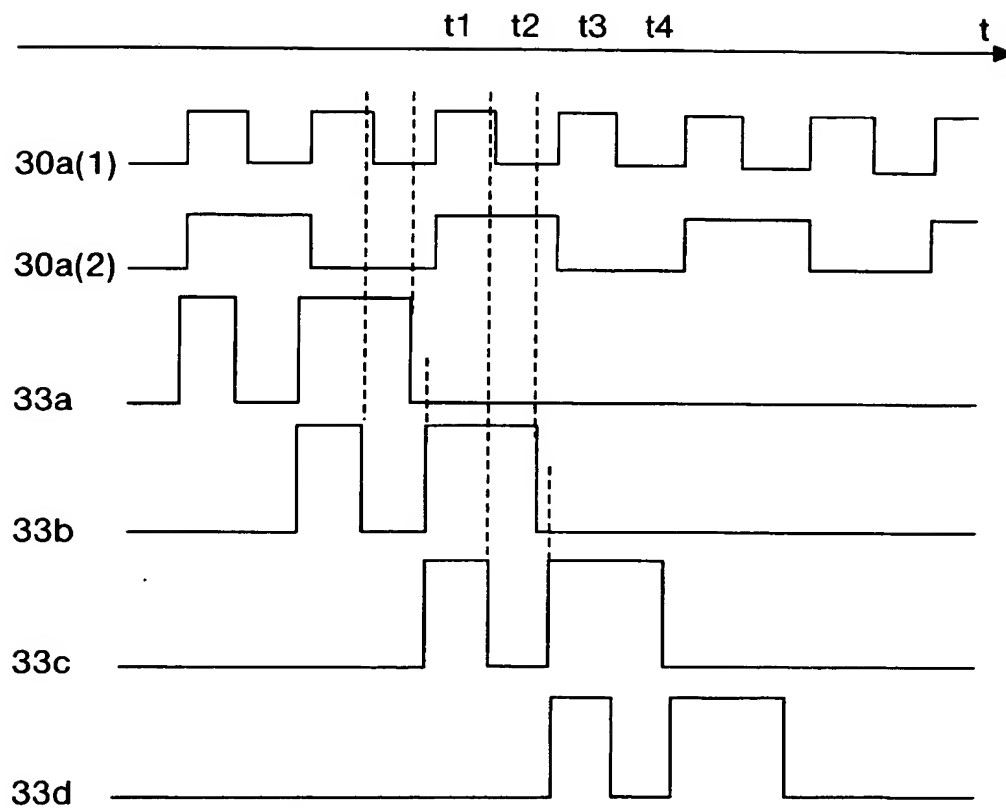
【図 8】



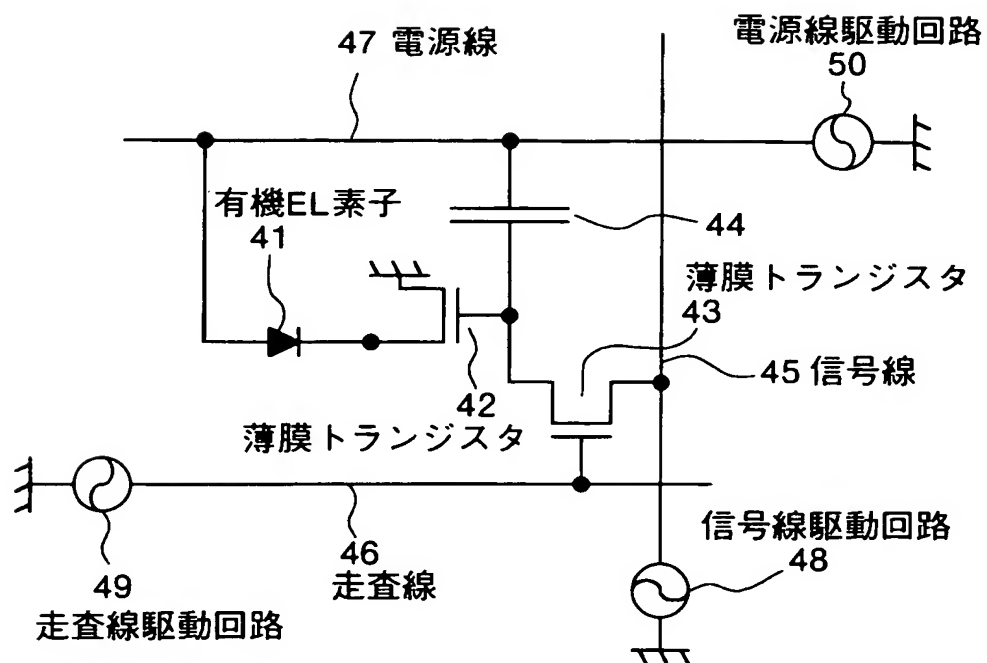
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 高移動度の微結晶薄膜の成膜方法を提供すること。

【解決手段】 気相中で結合した場合に多数の原子が重合することによってポリマーを形成する元素を含有する第 1 原料気体と、気相中でポリマーを形成することのない第 2 原料とを用いてプラズマ C V D 法によって微結晶を成膜する方法に関するものである。具体的には、実施の形態 1 にかかる微結晶薄膜の成膜方法は、第 1 原料気体および第 2 原料気体を供給する原料供給工程と、上記の第 1 原料気体の供給を停止して第 2 原料気体のみを供給し、原料供給工程において供給された原料を基板上に成膜させる原料堆積工程とを含み、これらの工程を交互に繰り返すことによって高品質の微結晶薄膜を成膜する。図 1 において、実線で示すタイミングチャートは SiH_4 の供給量について示し、破線で示すタイミングチャートは H_2 の供給量について示す。

【選択図】 図 1

【書類名】 出願人名義変更届

【整理番号】 PIDA-14187

【提出日】 平成15年 4月 2日

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-311558

【承継人】

【識別番号】 599142729

【氏名又は名称】 奇美電子股▲ふん▼有限公司

【承継人代理人】

【識別番号】 100089118

【弁理士】

【氏名又は名称】 酒井 宏明

【手数料の表示】

【予納台帳番号】 036711

【納付金額】 4,200円

【提出物件の目録】

【包括委任状番号】 0216759

【物件名】 譲渡証書 1

【援用の表示】 特願 2 0 0 2 - 2 8 1 5 2 7 に関する出願人名義変更届
の補足書に添付の譲渡証書

【プルーフの要否】 要

特願 2 0 0 2 - 3 1 1 5 5 8

出 願 人 履 歴 情 報

識別番号 [3 0 1 0 7 5 1 9 0]

1. 変更年月日 2 0 0 1 年 1 1 月 2 2 日

[変更理由] 新規登録

住 所 滋賀県野洲郡野洲町市三宅 8 0 0 番地

氏 名 インターナショナル ディスプレイ テクノロジー株式会社

特願 2 0 0 2 - 3 1 1 5 5 8

出 願 人 履 歴 情 報

識別番号

[5 9 9 1 4 2 7 2 9]

1. 変更年月日

1 9 9 9 年 1 0 月 8 日

[変更理由]

新規登録

住 所

台湾台南県台南科学工業園区新市郷奇業路 1 号

氏 名

奇美電子股▲ふん▼有限公司